

ΠΕΡΙΓΡΑΜΜΑ ΜΑΘΗΜΑΤΟΣ

(1) ΓΕΝΙΚΑ

ΣΧΟΛΗ	Μηχανικών		
ΤΜΗΜΑ	Ηλεκτρολόγων Μηχανικών και Μηχανικών Υπολογιστών		
ΕΠΙΠΕΔΟ ΣΠΟΥΔΩΝ	Προπτυχιακό		
ΚΩΔΙΚΟΣ ΜΑΘΗΜΑΤΟΣ	0811.7.011.0	ΕΞΑΜΗΝΟ ΣΠΟΥΔΩΝ	7 ^ο
ΤΙΤΛΟΣ ΜΑΘΗΜΑΤΟΣ	Σχεδίαση Ψηφιακών Κυκλωμάτων και Συστημάτων		
ΑΥΤΟΤΕΛΕΙΣ ΔΙΔΑΚΤΙΚΕΣ ΔΡΑΣΤΗΡΙΟΤΗΤΕΣ	ΕΒΔΟΜΑΔΙΑΙΕΣ ΩΡΕΣ ΔΙΔΑΣΚΑΛΙΑΣ	ΠΙΣΤΩΤΙΚΕΣ ΜΟΝΑΔΕΣ	
Διαλέξεις και Ασκήσεις	4	3	
Εργαστήριο	1	1	
ΣΥΝΟΛΟ	5	4	
ΤΥΠΟΣ ΜΑΘΗΜΑΤΟΣ	Ειδικού Υπόβαθρου / Κορμού		
ΠΡΟΑΠΑΙΤΟΥΜΕΝΑ ΜΑΘΗΜΑΤΑ	Λογική Σχεδίαση		
ΓΛΩΣΣΑ ΔΙΔΑΣΚΑΛΙΑΣ και ΕΞΕΤΑΣΕΩΝ	Ελληνική		
ΤΟ ΜΑΘΗΜΑ ΠΡΟΣΦΕΡΕΤΑΙ ΣΕ ΦΟΙΤΗΤΕΣ ERASMUS	Ναι		
ΗΛΕΚΤΡΟΝΙΚΗ ΣΕΛΙΔΑ ΜΑΘΗΜΑΤΟΣ (URL)	https://eclass.hmu.gr/courses/TP139/		

(2) ΜΑΘΗΣΙΑΚΑ ΑΠΟΤΕΛΕΣΜΑΤΑ

Μαθησιακά Αποτελέσματα
<p>Σκοπός του μαθήματος είναι οι φοιτητές/τριες να γνωρίσουν εργαλεία, περιβάλλοντα και γλώσσες προγραμματισμού υλικού και μεθοδολογίες σχεδίασης που μπορούν να χρησιμοποιηθούν στην ανάπτυξη και υλοποίηση ψηφιακών κυκλωμάτων και συστημάτων.</p> <p>Πιο ειδικά στόχος είναι:</p> <ul style="list-style-type: none"> ▪ να δοθεί στους σπουδαστές μια λεπτομερή κατανόηση των EDA/CAD εργαλείων και σύγχρονων τεχνολογιών ψηφιακής ολοκλήρωσης και μια καλή hands-on εμπειρία στον σχεδιασμό του ψηφιακού συστήματος με τη χρήση τόσο των σχηματικών ροών και των ροών σχεδιασμού γλώσσας περιγραφής υλικού (HDL) ▪ να γράφουν κώδικα για σχεδίαση ψηφιακού κυκλώματος σε register-transfer-level (RTL), VHDL/Verilog κατάλληλου για τη σύνθεση λογικών ▪ να προσομοιώνουν τα σχέδιά τους σε κάθε βήμα ανάπτυξης και να τις εφαρμόζουν στο υλικό όπου εκτελείται ο τελικός έλεγχος ▪ να αποκτήσουν επίσης εμπειρία στον προγραμματισμό συσκευών και στην προσαρμογή των σχεδίων τους για βέλτιστη ανάπτυξη και σε πρωτότυπο FPGA
Γενικές Ικανότητες
<p>Το μάθημα αποσκοπεί στην απόκτηση, από τον πτυχιούχο, των παρακάτω γενικών ικανοτήτων:</p> <ul style="list-style-type: none"> • Αναζήτηση, ανάλυση και σύνθεση δεδομένων και πληροφοριών, με τη χρήση και των απαραίτητων τεχνολογιών • Προσαρμογή σε νέες καταστάσεις • Αυτόνομη εργασία • Ομαδική εργασία • Άσκηση κριτικής και αυτοκριτικής • Παραγωγή νέων ερευνητικών ιδεών

(3) ΠΕΡΙΕΧΟΜΕΝΟ ΜΑΘΗΜΑΤΟΣ

Το μάθημα αυτό στοχεύει να δώσει στους φοιτητές την γνώση της Ψηφιακής Λογικής Σχεδίασης με τις πιο μοντέρνες μεθολογίες και τεχνικές, να τους παρέχει τις πρακτικές δεξιότητες και να τους εξοικειώσει με τα πιο σύγχρονα εργαλεία CAD για να σχεδιάζουν και να υλοποιούν λογικά κυκλώματα σε FPGAs (Field Programmable Gate Arrays).

Το μάθημα αποτελείται από διαλέξεις και εργαστηριακές ασκήσεις. Στα εργαστήρια θα σχεδιαστούν απλά ψηφιακά κυκλώματα με πολύ φιλικά προγράμματα CAD (Computer Aided Design). Τα κυκλώματα που θα σχεδιαστούν εντέλει θα υλοποιηθούν σε μία σύγχρονη αναπτυξιακή πλατφόρμα με αναδιαμορφώσιμη λογική (FPGA). Τα εργαλεία που θα χρησιμοποιηθούν είναι το Modelsim για εξομείωση και τα Xilinx ISE/Vivado για σχεδίαση και υλοποίηση. Η γνώση των παραπάνω εργαλείων θεωρείται σημαντικό προσόν από τις σύγχρονες εταιρείες του χώρου της πληροφορικής/ηλεκτρονικής, για την μελλοντική επαγγελματική αποκατάσταση των φοιτητών.

Θεωρία

Οι γλώσσες περιγραφής υλικού (VHDL και VERILOG) και εργαλεία σύνθεσης χρησιμοποιούνται σε μεγάλο βαθμό από εταιρίες για γρήγορο σχεδιασμό και υλοποίηση πολύπλοκων ψηφιακών κυκλωμάτων και κατά κύριο λόγο FPGAs. Αρχικά παρουσιάζονται σημαντικές πρακτικές ψηφιακού σχεδιασμού. Κατόπιν, εισαγωγή της γλώσσας περιγραφής υλικού (VHDL ή VERILOG).

Θα πραγματοποιηθεί σχεδιασμός υλικού, έλεγχος και εισαγωγή στην σύνθεση. Θα χρησιμοποιηθεί ο Modelsim/Verilog προσομοιωτής για τον έλεγχο του κώδικα, το Leonardo Spectrum για την σύνθεση και το ISE Foundation για την υλοποίηση των ψηφιακών κυκλωμάτων σε Xilinx FPGAs.

Περίγραμμα:

- Εισαγωγή στις διατάξεις προγραμματιζόμενης λογικής, Πλεονεκτήματα σχεδίασης με τη χρήση υπολογιστή, Αρχιτεκτονικές προγραμματιζόμενης λογικής. Ειδικά ολοκληρωμένα κυκλώματα και τυποποιημένες κυψέλες, εισαγωγή στις περιγραφικές γλώσσες σχεδίασης Hardware (HDL), εισαγωγή στο λογισμικό ανάπτυξης Xilinx ISE/Vivado.
- Δομικές βαθμίδες συνδυαστικών κυκλωμάτων: Πολυπλέκτες, αποπολυπλέκτες, κωδικοποιητές, αποκωδικοποιητές, κυκλώματα σύγκρισης, αθροιστές.
- Αρθρωτή σχεδίαση και ιεραρχία: Κυκλώματα με δένδροειδή μορφή, χρήση υποκυκλωμάτων. Στοιχεία ακολουθιακής λογικής: Χρήση Flip-Flops στην γλώσσα Verilog, καταχωρητές ολίσθησης σειριακής/ παράλληλης προσπέλασης. Σύγχρονα ακολουθιακά κυκλώματα και μετρητές: Μοντέλο καταστάσεων Moore, μοντέλο καταστάσεων Mealy, ελαχιστοποίηση των καθυστερήσεων εξόδου σε μια μηχανή πεπερασμένων καταστάσεων.
- Μνήμες: Σχεδίαση μικρής ασύγχρονης μνήμης, σχεδίαση μικρής σύγχρονης μνήμης, χρήση της ενσωματωμένης μνήμης.
- Μοντελοποίηση ενός απλού επεξεργαστή: Δομή λεωφόρου (Bus), σύνολα καταχωρητών (register set), άμεση και έμμεση διευθυνσιοδότηση (addressing), θύρες εισόδου-εξόδου, κλήση υπορουτινών και εντολές επιστροφής, σύνθεση ολοκληρωμένου υπολογιστικού συστήματος και προσομοίωση

Εργαστήριο

Ανάπτυξη, σχεδίαση, υλοποίηση και προτυποποίηση ψηφιακών κυκλωμάτων και συστημάτων με χρήση προσομοιωτών και EDA CAD εργαλείων σχεδίασης προτυποποίησης σε σύστημα σε τσιπ.

(4) ΔΙΔΑΚΤΙΚΕΣ και ΜΑΘΗΣΙΑΚΕΣ ΜΕΘΟΔΟΙ - ΑΞΙΟΛΟΓΗΣΗ

ΤΡΟΠΟΣ ΠΑΡΑΔΟΣΗΣ.	Πρόσωπο με πρόσωπο στην τάξη	
ΧΡΗΣΗ ΤΕΧΝΟΛΟΓΙΩΝ ΠΛΗΡΟΦΟΡΙΑΣ ΚΑΙ ΕΠΙΚΟΙΝΩΝΙΩΝ	Χρήση Τ.Π.Ε. στη διδασκαλία	
	Χρήση Τ.Π.Ε. στην εργαστηριακή εκπαίδευση	
	Χρήση Τ.Π.Ε. στην επικοινωνία με τους φοιτητές μέσω της ηλεκτρονικής πλατφόρμας e-class	
ΟΡΓΑΝΩΣΗ ΔΙΔΑΣΚΑΛΙΑΣ	Δραστηριότητα	Φόρτος Εργασίας Εξαμήνου
	Διαλέξεις	35

	Ασκήσεις Πράξης	15
	Επίλυση Ασκήσεων (projects)	20
	Εργαστηριακό τμήμα Μαθήματος	20
	Αυτοτελής μελέτη	30
	Σύνολο Μαθήματος	120
ΑΞΙΟΛΟΓΗΣΗ ΦΟΙΤΗΤΩΝ	<p>Γλώσσα Αξιολόγησης: Ελληνική</p> <p>Μέθοδοι αξιολόγησης:</p> <ul style="list-style-type: none"> • Γραπτή τελική εξέταση (60%) <ul style="list-style-type: none"> • με επίλυση προβλημάτων • με στοχευμένες ερωτήσεις πολλαπλής επιλογής • Γραπτή ατομική εργασία(15%) • Εργαστηριακή εργασία - project (25%) <p>Οι μέθοδοι και τα κριτήρια αξιολόγησης αναφέρονται ρητά στην ηλεκτρονική πλατφόρμα e-class.</p>	

(5) ΣΥΝΙΣΤΩΜΕΝΗ ΒΙΒΛΙΟΓΡΑΦΙΑ

<p>Προτεινόμενη Βιβλιογραφία:</p> <ul style="list-style-type: none"> ▪ Volnei A. Pedroni, Circuit Design with VHDL (Hardcover), MIT PRESS, ISBN-13: 978-0262162241 ▪ Stephen Brown and Zvonko Vranesic, Fundamentals of Digital Logic with VHDL Design, McGraw-Hill © 2000 Edition: 1 ISBN: 0072355964 ▪ C. Hammacher, Z. Vranesic, S. Zaky, Computer Organization, McGraw Hill, ISBN: 0-07-112218-4. ▪ Mike Parkin, Writing Successful RTL Descriptions in Verilog Sun Microsystems, Inc ▪ Clifford E. Cummings, Coding and Scripting Techniques for FSM Designs With Synthesis-Optimized, Glitch-Free Outputs Sunburst Design, Inc ▪ Dave Van de Bout, The Practical Xilinx Designer Lab Book, Prentice Hall ▪ Dr. Daniel C. Hyde Computer architecture handbook on Verilog HDL Computer Science Department, Bucknell University ▪ Clifford E. Cummings, Verilog Coding Styles for Improved Simulation Efficiency, Sunburst Design, Inc <p>Συναφή Επιστημονικά Περιοδικά</p> <ul style="list-style-type: none"> ▪ IEEE Transactions on Circuits and Systems ▪ IEEE Transactions on VLSI ▪ IEEE Transactions on Computer Aided Design of Integrated Circuits and Systems ▪ IEEE Micro ▪ ACM Transactions on Architecture and Code Optimization ▪ ACM Transactions on Design Automation of Electronic Systems ▪ Elsevier Journal of Microprocessors and Microsystems
